



ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL
Facultad de Ingeniería en Electricidad y Computación
SYLLABUS DEL CURSO
Sistemas Digitales I

1. CÓDIGO Y NÚMERO DE CRÉDITOS

CÓDIGO:	FIEC00299	
NÚMERO DE CRÉDITOS: 4	Teóricos: 4	Prácticos: 0

2. DESCRIPCIÓN DEL CURSO

El curso de Sistemas Digitales I presenta los conceptos básicos respecto al diseño, construcción y análisis de circuitos electrónicos digitales. Inicialmente se estudian los números binarios, códigos y sus aplicaciones, luego se presentan los componentes básicos y luego otros elementos de mayor escala de integración, necesarios para la construcción de Sistemas Digitales. Adicionalmente se presentan los conceptos básicos de los circuitos secuenciales. La implementación de sistemas se estudia con elementos discretos tradicionales y con la ayuda del lenguaje de descripción de hardware VHDL.

3. PRERREQUISITOS Y CORREQUISITOS.

PRERREQUISITOS	FIEC01735 ANÁLISIS DE REDES ELÉCTRICAS I
CORREQUISITOS	

4. TEXTO GUIA Y OTRAS REFERENCIAS REQUERIDAS PARA EL DICTADO DEL CURSO

TEXTO GUÍA	1. Brown S., Vranesic Z., Fundamentals of Digital Logic with VHDL Design, Segunda edición, 2006, McGraw Hill.
REFERENCIAS	1. Wakerley J., Digital Design, Principles and Practices, 2001, McGraw Hill, 2. Perez S. y Soto E., Diseño de Sistemas Digitales con VHDL, 2002, Thomson. 3. Villar E. y otros, VHDL Lenguaje estándar de diseño electrónico, 1998, McGraw Hill. 4. Mandado E. y otros, Dispositivos Lógicos Programables y sus Aplicaciones, 2002, Thomson. 5. Fletcher W., An Engineering Approach to Digital Design. 6. Tocci R., Sistemas Digitales, Principios y Aplicaciones, 2001, Prentice Hall. 7. Hernández A., Introducción al Diseño Digital de Circuitos Combinacionales y secuenciales, 2002, CIME, ISPJAE. 8. Blanco N. y Carlos J., Libros Electrónicos para la Enseñanza de los Circuitos Lógicos, versión 2.1, 2003.

5. RESULTADOS DE APRENDIZAJE DEL CURSO

Al finalizar el curso el estudiante será capaz de:

1. Diseñar e implementar circuitos lógicos combinatoriales.
2. Utilizar circuitos integrados SSI, MSI y LSI en la implementación de circuitos combinatorios.
3. Utilizar un lenguaje de descripción de hardware VHDL en la descripción y simulación de los circuitos lógicos combinatoriales.

6. PROGRAMA DEL CURSO

- I. SISTEMAS NUMÉRICOS Y CODIGOS. (4 sesiones - 8 horas).
- o Sistemas numéricos binarios, octal y hexadecimal.
 - o Conversión de sistemas numéricos.
 - o Sumas y restas de números no decimales.
 - o Representación de números negativos.
 - o Complementos de números.
 - o Multiplicación y división binaria.



- o Códigos binarios de números decimales. Código Gray. Códigos de caracteres. Códigos de detección de error. Código para transmisión y almacenamiento de datos en serie.
- II. PRINCIPIOS DE DISEÑO LÓGICO COMBINATORIAL. (7 sesiones - 14 horas).
 - o Tablas de verdad. Puertas lógicas básicas. Compuertas universales, equivalencias.
 - o El álgebra de conmutación como herramienta básica de trabajo con los circuitos lógicos. Postulados y teoremas.
 - o Representación de funciones lógicas mediante suma de productos y productos de sumas.
 - o Minterms y maxterms. Combinaciones don't care.
 - o Minimización de funciones lógicas. Métodos de mapas de Karnaugh. Análisis y síntesis de funciones lógicas. Método general de síntesis usando puertas lógicas.
- III. LENGUAJE DE DESCRIPCIÓN DE HARDWARE VHDL (3 sesiones - 6 horas).
 - o Entidad y arquitectura.
 - o Tipos de datos, señales y variables.
 - o Operadores. Sintaxis.
 - o Descripciones estructurales, por flujo de datos y por comportamientos. VHDL concurrente y secuencial.
 - o Diseño jerárquico. Paquetes y bibliotecas.
 - o Ejemplos con el software Max+PlusII de altera.
- IV. FAMILIAS LOGICAS (2 sesiones - 4 horas).
 - o Las familias lógicas CMOS y TTL.
 - o Análisis de las principales características de las series CMOS y TTL
 - o Interfase entre las dos familias.
- V. CIRCUITOS INTEGRADOS MSI Y SUS APLICACIONES EN EL DISEÑO LÓGICO COMBINATORIAL. (7 sesiones - 14 horas).
 - o Circuitos aritméticos: sumador completo, sumador paralelo de n bits con transmisión en serie de acarreo.
 - o Comparadores, multiplexores, decodificadores: decodificadores binarios de n-a-2n, decodificador driver
 - o Codificadores: convertidores de código, codificadores de prioridad.
 - o Descripción de estos circuitos con VHDL
 - o Análisis y diseño de circuitos combinatoriales utilizando circuitos integrados de mediana escala de integración.
 - o Diseño con decodificadores y multiplexores.
 - o Conexión a los dispositivos de entrada/salida básicos tales como interruptores y LEDs.
- VI. PRINCIPIOS DE DISEÑO LÓGICO SECUENCIAL. (4 sesiones - 8 horas).
 - o Celda binaria básica, flip-flops RS, D, T y JK.
 - o Disparo por flanco o habilitación por nivel, operación maestro-esclavo.
 - o Registros de desplazamiento, contadores binarios sincrónicos y asincrónicos, otros tipos de contadores: Ring y Johnson.
 - o Descripción VHDL.
- VII. CIRCUITOS INTEGRADOS DE GRAN ESCALA LSI, SPLD Y SUS APLICACIONES. (1 sesiones - 2 horas).
 - o Memorias ROM, PROM, EPROM, EEPROM y Flash.
 - o Dispositivos programables PAL y PLA.
 - o Aplicaciones al diseño de lógica combinatorial.

7. CARGA HORARIA: TEORÍA/PRÁCTICA

2 Sesiones de clase por semana, de 2 horas cada una

8. CONTRIBUCIÓN DEL CURSO EN LA FORMACIÓN DEL ESTUDIANTE



El curso de Sistemas Digitales I está orientado al diseño en Ingeniería.

FORMACIÓN BÁSICA	FORMACIÓN PROFESIONAL	FORMACIÓN HUMANA
	X	

9. RELACIÓN DE LOS RESULTADOS DE APRENDIZAJE DEL CURSO CON LOS RESULTADOS DE APRENDIZAJE DE LA CARRERA

RESULTADOS DE APRENDIZAJE DE LA CARRERA	CONTRIBUCIÓN (Alta, Media, Baja)	RESULTADOS DE APRENDIZAJE DEL CURSO	El estudiante debe
a) Habilidad para aplicar conocimiento de matemáticas, ciencia e ingeniería	Media	2	Aplicar los conocimientos adquiridos en los cursos de Redes Eléctricas y lógica matemática.
b) Habilidad para diseñar y conducir experimentos, así como para analizar e interpretar datos	Baja	0	Poder analizar los resultados de simulación de los diseños de Sistemas Digitales.
c) Habilidad para diseñar un sistema, componente o proceso bajo restricciones realistas	Alta	1	Diseñar varios circuitos combinatoriales basados en tablas de verdad o arquitecturas simples.
d) Habilidad para trabajar como un equipo multidisciplinario	---	0	
e) Habilidad para identificar, formular y resolver problemas de ingeniería	Baja	0	Resolver problemas básicos de diseño digital.
f) Comprensión de la responsabilidad ética y profesional	Baja	0	
g) Habilidad para comunicarse efectivamente	Baja	0	Saber defender y sustentar el criterio de diseño empleado en lecciones y exámenes.
h) Una amplia educación necesaria para entender el impacto de las soluciones de ingeniería en un contexto social, medioambiental, económico y global	Baja	0	
i) Reconocimiento de la necesidad y una habilidad para comprometerse con el aprendizaje a lo largo de la vida	Media	2	Estar preparado para diseñar usando lenguajes básicos, que pueden cambiar en el mediano plazo.
j) Conocimiento de los temas contemporáneos	Alta	2	Comprender el funcionamiento y la programación de chips modernos.
k) Habilidad para usar las técnicas, habilidades y herramientas modernas para la práctica de la ingeniería	Media	3	Manejar simuladores y equipos de laboratorio virtuales



I) Capacidad de liderar, gestionar o emprender proyectos	---	0	
----------------------------------------------------------	-----	---	--

10. EVALUACIÓN DEL CURSO

Actividades de Evaluación	
Exámenes	X
Lecciones	X
Tareas	X
Proyectos	
Laboratorio/Experimental	
Participación en Clase	
Visitas en Clase	
Otras	

11. RESPONSABLE DE LA ELABORACIÓN DEL SYLLABUS Y FECHA DE ELABORACIÓN

Elaborado por :	Ing. Sara Ríos
Fecha:	08 FEB 2013

12. VISADO

SECRETARIO ACADÉMICO DE LA UNIDAD ACADÉMICA	DIRECTOR DE LA SECRETARIA TÉCNICA ACADÉMICA
NOMBRE: Sra. Leonor Caicedo G.	NOMBRE: Ing. Marcos Mendoza V.
FIRMA: 	FIRMA: ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL
Resolución y Fecha de aprobación en el Consejo Directivo: 2013-537 2013-10-7	Ing. Marcos Mendoza V. DIRECTOR DE LA SECRETARIA TÉCNICA ACADÉMICA

13. VIGENCIA DEL SYLLABUS

RESOLUCIÓN DEL CONSEJO POLITECNICO:	13-12-343
FECHA:	2013-12-12